



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-287174

(43)Date of publication of application : 14.10.2004

(51)Int.Cl.

G09G 3/28
G09G 3/20
G09G 3/288
H01J 11/02

(21)Application number : 2003-080301

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 24.03.2003

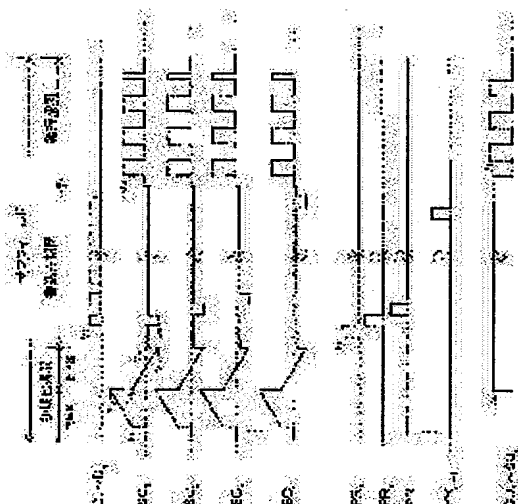
(72)Inventor : TACHIBANA HIROYUKI
KOSUGI NAOTAKA
NAGAO NOBUAKI
MURAI RYUICHI

(54) DRIVING METHOD FOR PLASMA DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a driving method for a plasma display panel capable of stably performing a writing operation at a high speed.

SOLUTION: In the driving method for the plasma display panel having priming electrodes PR1 to PRn, priming discharges are generated between scanning electrodes Sc1 to Scn and the priming electrodes PR1 to PRn prior to scanning of the respective scanning electrodes Sc1 to Scn in the writing period of a subfield and the time interval from the voltage impression to the priming electrodes PR1 to PRn for the purpose of generating the priming discharges up to the scanning of the corresponding scanning electrodes Sc1 to Scn is confined within 10 μ s.



LEGAL STATUS

[Date of request for examination] 30.08.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3988667

[Date of registration] 27.07.2007

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-287174

(P2004-287174A)

(43) 公開日 平成16年10月14日(2004.10.14)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
G09G 3/28	G09G 3/28 H	5C040
G09G 3/20	G09G 3/20 621A	5C080
G09G 3/288	G09G 3/20 624Z	
H01J 11/02	G09G 3/20 641E	
	G09G 3/20 670E	

審査請求 未請求 請求項の数 2 O L (全 14 頁) 最終頁に続く

(21) 出願番号	特願2003-80301 (P2003-80301)	(71) 出願人	000005821 松下電器産業株式会社
(22) 出願日	平成15年3月24日 (2003. 3. 24)		大阪府門真市大字門真1006番地
		(74) 代理人	100097445 弁理士 岩橋 文雄
		(74) 代理人	100103355 弁理士 坂口 智康
		(74) 代理人	100109667 弁理士 内藤 浩樹
		(72) 発明者	橋 弘之 大阪府門真市大字門真1006番地 松下 電器産業株式会社内
		(72) 発明者	小杉 直貴 大阪府門真市大字門真1006番地 松下 電器産業株式会社内

最終頁に続く

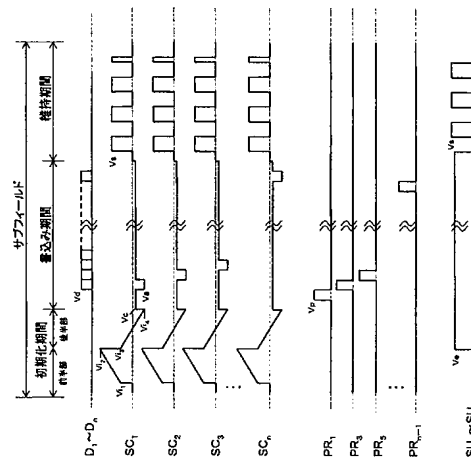
(54) 【発明の名称】 プラズマディスプレイパネルの駆動方法

(57) 【要約】

【課題】 書込み動作を安定にかつ高速に行うことができるプラズマディスプレイパネルの駆動方法を提供する。

【解決手段】 プライミング電極 $PR_1 \sim PR_n$ を有するプラズマディスプレイパネルの駆動方法であって、サブフィールドの書込み期間において各々の走査電極 $SC_1 \sim SC_n$ の走査に先だて、走査電極 $SC_1 \sim SC_n$ とプライミング電極 $PR_1 \sim PR_n$ との間でプライミング放電を発生させ、プライミング放電を発生させるためのプライミング電極 $PR_1 \sim PR_n$ への電圧印加から対応する走査電極 $SC_1 \sim SC_n$ の走査までの時間間隔を $10 \mu s$ 以内とした。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

互いに平行に配置された複数の走査電極および複数の維持電極と、前記走査電極と交差する方向に配置された複数のデータ電極とを有し、1フィールド期間を初期化期間、書込み期間、維持期間を有する複数のサブフィールドで構成したプラズマディスプレイパネルの駆動方法であって、

プラズマディスプレイパネルは前記走査電極と平行であって、対応する走査電極との間でプライミング放電を発生する複数のプライミング電極とを有し、

前記サブフィールドの書込み期間において、前記プライミング電極の各々に対応する走査電極の走査に先だって前記対応する走査電極との間でプライミング放電を発生させるための電圧を前記プライミング電極の各々に印加することを特徴とするプラズマディスプレイパネルの駆動方法。

10

【請求項 2】

前記サブフィールドの書込み期間における前記プライミング放電を発生させるための前記プライミング電極への電圧印加から前記対応する走査電極の走査までの時間間隔は $10\ \mu\text{s}$ 以内であることを特徴とする請求項 1 記載のプラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、AC型プラズマディスプレイパネルの駆動方法に関する。

20

【0002】

【従来の技術】

プラズマディスプレイパネル（以下、PDPあるいはパネルと略記する）は、大画面、薄型、軽量であることを特徴とする視認性に優れた表示デバイスである。PDPの放電方式としてはAC型とDC型とがあり、電極構造としては3電極面放電型と対向放電型とがある。しかし現在は、高精細化に適し、しかも製造の容易なことからAC型かつ面放電型であるAC型3電極PDPが主流となっている。

【0003】

AC型3電極PDPは、一般に、対向配置された前面板と背面板との間に多数の放電セルを形成してなる。前面板は、走査電極と維持電極とからなる表示電極が前面ガラス基板上に互いに平行に複数対形成され、それら表示電極を覆うように誘電体層および保護層が形成されている。背面板は、背面ガラス基板上に複数の平行なデータ電極と、それらを覆うように誘電体層と、さらにその上にデータ電極と平行に複数の隔壁がそれぞれ形成され、誘電体層の表面と隔壁の側面とに蛍光体層が形成されている。そして、表示電極とデータ電極とが立体交差するように前面板と背面板とが対向、密封され、内部の放電空間には放電ガスが封入されている。このような構成のパネルにおいて、各放電セル内でガス放電により紫外線を発生させ、この紫外線でRGB各色の蛍光体を励起発光させてカラー表示を行っている。

30

【0004】

パネルを駆動する方法としては、1フィールド期間を複数のサブフィールドに分割した上で、発光させるサブフィールドの組み合わせによって階調表示を行う、いわゆるサブフィールド法が一般的である。ここで、各サブフィールドは初期化期間、書込み期間および維持期間をもつ。

40

【0005】

初期化期間では、すべての放電セルで一斉に初期化放電を行い、それ以前の個々の放電セルに対する壁電荷の履歴を消すとともに、続く書込み動作のために必要な壁電荷を形成する。加えて、書込み放電を安定に発生させるためのプライミング（放電のための起爆剤＝励起粒子）を発生させるという働きをもつ。

【0006】

書込み期間では、走査電極に順次走査パルス印加するとともに、データ電極には表示す

50

べき画像信号に対応した書込みパルスを印加し、走査電極とデータ電極との間で選択的に書込み放電を起こし、選択的な壁電荷形成を行う。

【0007】

続く維持期間では、走査電極と維持電極との間に所定の回数の維持パルス进行加し、書込み放電による壁電荷形成を行った放電セルを選択的に放電させ発光させる。

【0008】

このように、画像を正しく表示するためには書込み期間における選択的な書込み放電を确实に行うことが重要であるが、回路構成上の制約から書込みパルスに高い電圧が使えないこと、データ電極上に形成された蛍光体層が放電を起こり難くしていることなど、書込み放電に関しては放電遅れを大きくする要因が多い。したがって、書込み放電を安定に発生させるためのプライミングが非常に重要となる。

10

【0009】

しかしながら、放電によって生じるプライミングは時間の経過とともに急速に減少する。そのため、上述したパネルの駆動方法において、初期化放電から長い時間が経過した書込み放電に対しては初期化放電で生じたプライミングが不足し放電遅れが大きくなり、書込み動作が不安定になって画像表示品質が低下するといった問題があった。あるいは、書込み動作を安定に行うために書込み時間を長く設定し、その結果、書込み期間に費やす時間が大きくなりすぎるといった問題があった。

【0010】

これらの問題を解決するために、パネルに補助放電電極を設け補助放電によって生じたプライミングを用いて放電遅れを小さくするパネルとその駆動方法が提案されている（たとえば特許文献1）。

20

【0011】

【特許文献1】

特開2002-297091号公報

【0012】

【発明が解決しようとする課題】

しかしながら、これらのパネルにおいては、補助放電自体の放電遅れが大きいため書込み放電の放電遅れを十分に短縮できなかつたり、あるいは補助放電の動作マージンが小さく、パネルによっては誤放電を誘発する場合があるといった問題があった。

30

【0013】

さらに、書込み放電の放電遅れを十分に短縮しないまま走査電極数を増やして高精細化を図ると、書込み期間に費やす時間が長くなり維持期間に費やす時間が不足するので結果的に輝度が低下するといった問題を生じてしまう。また、輝度・効率を上げるためにキセノン分圧を上げると、さらに放電遅れが大きくなって書込み動作が不安定になるという問題もある。

【0014】

本発明は、上述した課題に鑑みなされたものであり、書込み動作を安定にかつ高速に行うことができるプラズマディスプレイパネルの駆動方法を提供することを目的とする。

【0015】

40

【課題を解決するための手段】

本発明のプラズマディスプレイパネルの駆動方法は、プライミング電極を有するプラズマディスプレイパネルの駆動方法であつて、サブフィールドの書込み期間において各々の走査電極の走査に先だつてプライミング放電を発生させることを特徴とする。

【0016】

【発明の実施の形態】

すなわち、請求項1に記載の発明は、互いに平行に配置された複数の走査電極および複数の維持電極と、走査電極と交差する方向に配置された複数のデータ電極とを有し、1フィールド期間を初期化期間、書込み期間、維持期間を有する複数のサブフィールドで構成したプラズマディスプレイパネルの駆動方法であつて、プラズマディスプレイパネルは走査

50

電極と平行であって対応する走査電極との間でプライミング放電を発生する複数のプライミング電極とを有し、サブフィールドの書込み期間において、プライミング電極の各々に対応する走査電極の走査に先だって対応する走査電極との間でプライミング放電を発生させるための電圧をプライミング電極の各々に印加することを特徴とするプラズマディスプレイパネルの駆動方法である。

【0017】

また、請求項2に記載の発明は、請求項1において、サブフィールドの書込み期間におけるプライミング放電を発生させるためのプライミング電極への電圧印加から対応する走査電極の走査までの時間間隔が $10\mu\text{s}$ 以内であることを特徴とするプラズマディスプレイパネルの駆動方法である。

10

【0018】

以下、本発明の実施の形態におけるプラズマディスプレイパネルの駆動方法について、図面を用いて説明する。

【0019】

(実施の形態1)

図1は本発明の実施の形態1に用いられるパネルの一例を示す断面図であり、図2は同パネルの背面基板側の構造を模式的に示す斜視図である。

【0020】

図1に示すように、ガラス製の前面基板1と背面基板2とが放電空間を挟んで対向配置され、放電空間には放電によって紫外線を放射するネオンおよびキセノンの混合ガスが封入されている。

20

【0021】

前面基板1上には、走査電極6と維持電極7とが互いに平行に対をなして複数形成されている。走査電極6と維持電極7はそれぞれ透明電極6a、7aと、透明電極6a、7a上に形成された金属母線6b、7bとから構成されている。ここで、金属母線6b、7bが形成されている側の走査電極6－維持電極7間には黒色材料からなる光吸収層8が設けられている。そして、走査電極6の金属母線6bの突出部分6b'は光吸収層8上にまで突出して形成されている。そして、これらの走査電極6、維持電極7および光吸収層8を覆うように誘電体層4および保護層5が形成されている。

【0022】

背面基板2上には、データ電極9が互いに平行に複数形成され、このデータ電極9を覆うように誘電体層15が形成され、さらにその上に放電セル11を区画するための隔壁10が形成されている。隔壁10は、図2に示すように、データ電極9と平行な方向に延びる縦壁部10aと、放電セル11を形成しかつ放電セル11の間に隙間部13を形成する横壁部10bとで構成されている。そして、隙間部13にはプライミング電極14がデータ電極9と直交する方向に形成され、プライミング空間13aを構成している。そして、隔壁10により区画された放電セル11に対応する誘電体層15の表面と隔壁10の側面とに蛍光体層12が設けられている。ただし、隙間部13側には蛍光体層12は設けていない。

30

【0023】

前面基板1と背面基板2を対向配置し封着する際、前面基板1上に形成された走査電極6の金属母線6bのうち光吸収層8上に突出した突出部分6b'が背面基板2上に形成されたプライミング電極14と平行にかつプライミング空間13aを挟んで対向するように位置合わせする。すなわち、図1、図2に示したパネルは、前面基板1側に形成された突出部分6b'と、背面基板2側に形成されたプライミング電極14との間でプライミング放電を行う構成となっている。

40

【0024】

なお、図1、図2にはプライミング電極14を覆うようにさらに誘電体層16が形成されているが、この誘電体層16は形成しなくてもよい。

【0025】

50

図3は本発明の実施の形態1に用いられるパネルの電極配列図である。列方向に m 列のデータ電極 $D_1 \sim D_m$ （図1のデータ電極9）が配列され、行方向に n 行の走査電極 $SC_1 \sim SC_n$ （図1の走査電極6）と n 行の維持電極 $SU_1 \sim SU_n$ （図1の維持電極7）とが交互に配列されている。さらに、走査電極 $SC_1 \sim SC_n$ の突出部分と対向するように n 行のプライミング電極 $PR_1 \sim PR_n$ が配列されている。そして、1対の走査電極 SC_i 、維持電極 SU_i （ $i = 1 \sim n$ ）と1つのデータ電極 D_j （ $j = 1 \sim m$ ）とを含む放電セル $C_{i,j}$ （図1の放電セル11）が放電空間内に $m \times n$ 個形成され、隙間部13には走査電極 SC_i の突出部分とプライミング電極 PR_i とを含むプライミング空間 PS_i （図1のプライミング空間13a）が n 行形成されている。

【0026】

次に、パネルを駆動するための駆動波形とそのタイミングについて説明する。

【0027】

図4は、本発明の実施の形態1に用いられるパネルの駆動方法の駆動波形図である。なお本実施の形態においては、1フィールド期間が初期化期間、書込み期間、維持期間を有する複数のサブフィールドから構成されているが、それぞれのサブフィールドは維持期間における維持パルス数が異なる以外は同様の動作を行うため、1つのサブフィールドにおける動作について以下に説明する。

【0028】

初期化期間前半部では、データ電極 $D_1 \sim D_m$ 、維持電極 $SU_1 \sim SU_n$ およびプライミング電極 $PR_1 \sim PR_n$ をそれぞれ0（V）に保持し、走査電極 $SC_1 \sim SC_n$ には、維持電極 $SU_1 \sim SU_n$ に対して放電開始電圧以下の電圧 $V_{i,1}$ から、放電開始電圧を超える電圧 $V_{i,2}$ に向かって緩やかに上昇する傾斜波形電圧を印加する。この傾斜波形電圧が上昇する間に、走査電極 $SC_1 \sim SC_n$ と維持電極 $SU_1 \sim SU_n$ 、データ電極 $D_1 \sim D_m$ 、プライミング電極 $PR_1 \sim PR_n$ との間でそれぞれ1回目の微弱な初期化放電が起こり、走査電極 $SC_1 \sim SC_n$ 上部に負の壁電圧が蓄積されるとともに、データ電極 $D_1 \sim D_m$ 上部、維持電極 $SU_1 \sim SU_n$ 上部およびプライミング電極 $PR_1 \sim PR_n$ 上部には正の壁電圧が蓄積される。ここで、電極上部の壁電圧とは電極を覆う誘電体層上に蓄積された壁電荷により生じる電圧をあらわす。

【0029】

初期化期間後半部では、維持電極 $SU_1 \sim SU_n$ を正電圧 V_e に保ち、走査電極 $SC_1 \sim SC_n$ には、維持電極 $SU_1 \sim SU_n$ に対して放電開始電圧以下となる電圧 $V_{i,3}$ から放電開始電圧を超える電圧 $V_{i,4}$ に向かって緩やかに下降する傾斜波形電圧を印加する。この間に、走査電極 $SC_1 \sim SC_n$ と維持電極 $SU_1 \sim SU_n$ 、データ電極 $D_1 \sim D_m$ 、プライミング電極 $PR_1 \sim PR_n$ との間でそれぞれ2回目の微弱な初期化放電が起こる。そして、走査電極 $SC_1 \sim SC_n$ 上部の負の壁電圧および維持電極 $SU_1 \sim SU_n$ 上部の正の壁電圧が弱められ、データ電極 $D_1 \sim D_m$ 上部の正の壁電圧は書込み動作に適した値に調整され、プライミング電極 $PR_1 \sim PR_n$ 上部の正の壁電圧もプライミング動作に適した値に調整される。以上により初期化動作が終了する。

【0030】

書込み期間では、走査電極 $SC_1 \sim SC_n$ を一旦電圧 V_c に保持する。そして、1行目のプライミング電極 PR_1 に電圧 V_p を印加する。特にこの場合、電圧 V_p は走査電極 $SC_1 \sim SC_n$ の電圧変化分（ $V_c - V_{i,4}$ ）を十分に超える高い電圧である。すると、プライミング電極 PR_1 と走査電極 SC_1 の突出部分との間でプライミング放電が発生し、1行目の走査電極 SC_1 に対応する1行目の放電セル $C_{1,1} \sim C_{1,m}$ 内部にプライミングが拡散する。

【0031】

次に、1行目の走査電極 SC_1 に走査パルス電圧 V_a を印加するとともに、データ電極 $D_1 \sim D_m$ のうち1行目に表示すべき画像信号に対応するデータ電極 D_k （ k は1～ m の整数をあらわす）に正の書込みパルス電圧 V_d を印加する。このとき書込みパルス電圧 V_d を印加したデータ電極 D_k と走査電極 SC_1 との交差部で放電が発生し、対応する放電セ

10

20

30

40

50

ル $C_{1,k}$ の維持電極 $S U_1$ と走査電極 $S C_1$ との間の放電に進展する。そして、放電セル $C_{1,k}$ の走査電極 $S C_1$ 上部に正の壁電圧が蓄積され、維持電極 $S U_1$ 上部に負の壁電圧が蓄積される。ここで、1行目の走査電極 $S C_1$ を含む1行目の放電セル $C_{1,k}$ の放電は、その直前に走査電極 $S C_1$ とプライミング電極 $P R_1$ との間で発生したプライミング放電から十分なプライミングが供給された状態で発生するため放電遅れが非常に小さく、したがって高速かつ安定な放電となる。

【0032】

そして、1行目の走査電極 $S C_1$ による上述の書込み動作と同時に、2行目の走査電極 $S C_2$ に対応するプライミング電極 $P R_2$ に電圧 V_p を印加し、プライミング放電を発生させ、2行目の走査電極 $S C_2$ に対応する2行目の放電セル $C_{2,1} \sim C_{2,m}$ 内部にプライミングを拡散させる。

10

【0033】

以下同様に、2行目の書込み放電を行うとともに3行目のプライミング放電を発生させる。このときの一連の書込み放電はその直前に発生したプライミング放電から十分なプライミングが供給された状態で発生するため放電遅れが小さく、したがって高速かつ安定な放電となる。

【0034】

同様の書込み動作を n 行目の放電セル $C_{n,k}$ に至るまで行い、書込み動作が終了する。

【0035】

維持期間においては、走査電極 $S C_1 \sim S C_n$ および維持電極 $S U_1 \sim S U_n$ を $0(V)$ に一旦戻した後、走査電極 $S C_1 \sim S C_n$ に正の維持パルス電圧 V_s を印加する。このとき、書込み放電を起こした放電セル $C_{i,j}$ における走査電極 $S C_i$ 上部と維持電極 $S U_i$ 上部との間の電圧は、維持パルス電圧 V_s に加えて、書込み期間において走査電極 $S C_i$ 上部および維持電極 $S U_i$ 上部に蓄積された壁電圧が加算されるので放電開始電圧を超え維持放電が発生する。以降同様に、走査電極 $S C_1 \sim S C_n$ と維持電極 $S U_1 \sim S U_n$ とに維持パルスを交互に印加することにより、書込み放電を起こした放電セル $C_{i,j}$ に対して維持パルスの回数だけ維持放電が継続して行われる。

20

【0036】

以上説明したように、本発明の駆動方法における書込み放電は、従来の駆動方法における初期化放電のプライミングのみに依存した書込み放電とは異なり、各放電セルの書込み動作の直前に発生させたプライミング放電から十分なプライミングが供給された状態で行うものである。したがって、放電遅れが小さく、高速かつ安定な書込み放電が実現でき、品質の高い画像を表示することができる。

30

【0037】

図5は、本発明の実施の形態1に用いられるパネルの駆動方法の他の駆動波形を示す図である。このように、プライミング電極に印加する駆動波形として、書込み期間で放電開始電圧以下の電圧 V_q (たとえば $V_q = V_c - V_{i4}$) をすべてのプライミング電極に共通に印加し、放電させるプライミング電極に電圧 V_p との差電圧、すなわち電圧 $V_p - V_q$ を重畳印加するようにしてもよい。この場合、プライミング電極毎に個別に駆動する部分の電圧 $V_p - V_q$ が低くなるので、耐圧の低い駆動ICを用いて駆動回路を実現できると

40

【0038】

また、図6は本発明の実施の形態1に用いられるパネルの駆動方法のさらに他の駆動波形を示す図である。このように、駆動回路を共用化し回路数を削減するために、いくつかのプライミングパルスのタイミングを同一タイミングとしてもよい。図6では、プライミング電極 $P R_2$ 、 $P R_3$ 、 $P R_4$ に印加するプライミングパルスのタイミングをプライミング電極 $P R_1$ と同じに、プライミング電極 $P R_6$ 、 $P R_7$ 、 $P R_8$ に印加するタイミングをプライミング電極 $P R_5$ と同じにしている。この場合、たとえば4行目の放電セル $C_{4,1} \sim C_{4,m}$ についてはプライミング電極 $P R_4$ のプライミング放電はプライミング電極 $P R_1$ と同一タイミングで行われるので、4行目の放電セル $C_{4,1} \sim C_{4,m}$ の書込

50

みまではある程度の時間の間隔が開くが、この程度の時間間隔ではプライミングはまだ十分残留しているため放電遅れの小さい書込みが可能である。図 7 は、プライミング放電からの時間経過と放電遅れとの関係を示す図である。このように、プライミング放電から $10 \mu s$ 以内に書込みを行えば放電遅れの小さい書込みが可能であることが実験的に確認できた。

【0039】

(実施の形態 2)

図 8 は本発明の実施の形態 2 に用いられるパネルの一例を示す断面図、図 9 は同パネルの電極配列図である。実施の形態 1 と同一の構成要素には同一の符号をつけ説明を省略する。本実施の形態において実施の形態 1 と異なるところは、維持電極 $S U_1$ - 走査電極 $S C_1$ - 走査電極 $S C_2$ - 維持電極 $S U_2$ - ... となるように走査電極 6 と維持電極 7 とが 2 本ずつ交互に配列されている点である。それに伴って、プライミング電極 14 は、走査電極 6 同士が隣り合う部分に対応する隙間部 13 にのみ形成されプライミング空間 13a を構成する。したがって、実施の形態 1 においては n 行のプライミング電極 14 が各隙間部 13 に設けられていたのに対し、実施の形態 2 においては $n/2$ 行のプライミング電極 14 が隙間部 13 のうち 1 つおきに設けられている。そして一方のみの走査電極 6 の金属母線 6b の突出部分 6b' が隙間部 13 に対応する位置に延長して光吸収層 8 上に形成されている。すなわち、隣接した走査電極 6 のうちの一方の金属母線 6b の突出部分 6b' と背面基板 2 側に形成されたプライミング電極 14 との間でプライミング放電が行われる。本実施の形態においては奇数番目の走査電極 $S C_1$ 、 $S C_3$ 、... のみに突出部分 6b' が設けられているものとする。このように実施の形態 2 に用いられるパネルにおいては、1 行分のプライミング空間 13a が 2 行分の放電セルにプライミングを供給する構成となっている。

【0040】

次に、上述のパネルを駆動するための駆動波形とそのタイミングについて説明する。

【0041】

図 10 は、本発明の実施の形態 2 に用いられるパネルの駆動方法の駆動波形図である。なお本実施の形態においても 1 つのサブフィールドにおける動作について説明する。

【0042】

初期化期間の動作については実施の形態 1 と同様であるため省略する。

【0043】

書込み期間では、実施の形態 1 と同様に走査電極 $S C_1 \sim S C_n$ を一旦電圧 V_c に保持し、電圧 V_p を 1 行目のプライミング電極 $P R_1$ に印加する。すると、プライミング電極 $P R_1$ と走査電極 $S C_1$ の突出部分との間でプライミング放電が発生し、走査電極 $S C_1$ に対応する 1 行目の放電セル $C_{1,1} \sim C_{1,m}$ 内部にプライミングが拡散すると同時に走査電極 $S C_2$ に対応する 2 行目の放電セル $C_{2,1} \sim C_{2,m}$ 内部にもプライミングが拡散する。

【0044】

次に、一行目の走査電極 $S C_1$ に走査パルス電圧 V_a を印加し、データ電極 D_k (k は 1 ~ m の整数をあらわす) に画像信号に対応する書込みパルス電圧 V_d を印加し 1 行目の放電セル $C_{1,k}$ の書込み動作を行う。

【0045】

次に、2 行目の走査電極 $S C_2$ に走査パルス電圧 V_a を印加し、データ電極 D_k (k は 1 ~ m の整数をあらわす) に画像信号に対応する書込みパルス電圧 V_d を印加し 2 行目の放電セル $C_{2,k}$ の書込み動作を行う。このとき、2 行目の走査電極 $S C_2$ による上述の書込み動作と同時に、3 行目の走査電極 $S C_3$ に対応するプライミング電極 $P R_3$ に電圧 V_p を印加し、プライミング放電を発生させ、3 行目の走査電極 $S C_3$ に対応する 3 行目の放電セル $C_{3,1} \sim C_{3,m}$ 内部と、4 行目の走査電極 $S C_4$ に対応する 4 行目の放電セル $C_{4,1} \sim C_{4,m}$ 内部にプライミングを拡散させる。

【0046】

10

20

30

40

50

以下同様に、順次書込み動作を行うが、奇数行目の放電セル $C_{p, 1} \sim C_{p, m}$ ($p = 1, 3, 5, \dots$) の書込み動作時にはプライミング放電は発生させないが、偶数行目の放電セル $C_{q, 1} \sim C_{q, m}$ ($q = 2, 4, 6, \dots$) の書込み動作時には $q + 1$ 行目の走査電極 SC_{q+1} に対応するプライミング電極 PR_{q+1} にプライミング放電を発生させ、 $q + 1$ 行目の放電セル $C_{q+1, 1} \sim C_{q+1, m}$ 内部と、 $q + 2$ 行目の放電セル $C_{q+2, 1} \sim C_{q+2, m}$ 内部にプライミングを拡散させる。

【0047】

同様の書込み動作を n 行目の放電セルに至るまで行い、書込み動作が終了する。

【0048】

維持期間の動作については実施の形態 1 と同様であるため省略する。

10

【0049】

以上説明したように、本発明の駆動方法における書込み放電は、実施の形態 1 と同様、各放電セルの書込み動作の直前に発生させたプライミング放電から十分なプライミングが供給された状態で行うため、放電遅れが小さく、したがって高速かつ安定な放電となる。

【0050】

さらに、実施の形態 2 においては、プライミング空間 13a 近傍に存在する電極はプライミング電極 14 と走査電極 6 だけであるため、プライミング放電が他の不要な放電、たとえば維持電極 7 を含む誤放電などを引き起こす恐れがなく、プライミング放電そのものの動作が安定であるという利点もある。

【0051】

なお、図 10 に示すように、本実施の形態においても実施の形態 1 と同様に、書込み期間において放電開始電圧以下の電圧 V_q をすべてのプライミング電極 $PR_1 \sim PR_n$ に共通に印加し、プライミング放電させるプライミング電極には電圧 $V_p - V_q$ を重畳印加するようにしてもよい。

20

【0052】

また、図 11 は、本発明の実施の形態 2 に用いられるパネルの駆動方法の他の駆動波形図である。このように、いくつかのプライミングパルスのタイミングを同一タイミングとしてもよい。図 11 では、プライミング電極 PR_2, PR_3, PR_4 のタイミングをプライミング電極 PR_1 と同じに、プライミング電極 PR_6, PR_7, PR_8 のタイミングをプライミング電極 PR_5 と同じにしている。ただしこの場合も、プライミング放電の後 10 μs 以内に書込み放電を行うことが重要である。

30

【0053】

なお、AC 型 PDP の各電極は誘電体層に囲まれており放電空間と絶縁されているため直流成分は放電そのものには何ら寄与しない。したがって、実施の形態 1 あるいは実施の形態 2 で説明した駆動波形に直流成分を加えた波形を用いても同様の効果が得られることはない。

【0054】

図 12 は、実施の形態 1 あるいは実施の形態 2 に用いられるパネルの駆動方法を用いた駆動装置の回路ブロックの一例を示す図である。本発明の実施の形態における駆動装置 100 は、画像信号処理回路 101、データ電極駆動回路 102、タイミング制御回路 103、走査電極駆動回路 104 および維持電極駆動回路 105、プライミング電極駆動回路 106 を有している。画像信号および同期信号は、画像信号処理回路 101 に入力される。画像信号処理回路 101 は、画像信号および同期信号に基づいて、各サブフィールドを点灯するか否かを制御するサブフィールド信号をデータ電極駆動回路 102 に出力する。また、同期信号はタイミング制御回路 103 にも入力される。タイミング制御回路 103 は同期信号に基づいて、データ電極駆動回路 102、走査電極駆動回路 104、維持電極駆動回路 105、プライミング電極駆動回路 106 にタイミング制御信号を出力する。

40

【0055】

データ電極駆動回路 102 は、サブフィールド信号およびタイミング制御信号に応じて、パネルのデータ電極 9 (図 3 のデータ電極 $D_1 \sim D_m$) に所定の駆動波形を印加する。走

50

走査電極駆動回路 104 はタイミング制御信号に応じてパネルの走査電極 6 (図 3 の走査電極 $SC_1 \sim SC_n$) に所定の駆動波形を印加し、維持電極駆動回路 105 はタイミング制御信号に応じてパネルの維持電極 7 (図 3 の維持電極 $SU_1 \sim SU_n$) に所定の駆動波形を印加する。プライミング電極駆動回路 106 はタイミング制御信号に応じてパネルのプライミング電極 14 (図 3 のプライミング電極 $PR_1 \sim PR_n$) に所定の駆動波形を印加する。データ電極駆動回路 102、走査電極駆動回路 104、維持電極駆動回路 105、プライミング電極駆動回路 106 には電源回路から必要な電力が供給されている。

【0056】

以上の回路ブロックを備えることによって本発明の実施の形態におけるパネルの駆動方法を用いた駆動装置を構成することができる。

10

【0057】

【発明の効果】

以上のように本発明によれば、書込み動作を安定にかつ高速に行うことができるプラズマディスプレイパネルの駆動方法を提供することができる。

【図面の簡単な説明】

【図 1】 本発明の実施の形態 1 に用いられるパネルの一例を示す断面図

【図 2】 同パネルの背面基板側の構造を模式的に示す斜視図

【図 3】 同パネルの電極配列図

【図 4】 同パネルの駆動方法の駆動波形図

【図 5】 同パネルの駆動方法の他の駆動波形図

20

【図 6】 同パネルの駆動方法の他の駆動波形図

【図 7】 プライミング放電からの時間経過と放電遅れとの関係を示す図

【図 8】 本発明の実施の形態 2 に用いられるパネルの一例を示す断面図

【図 9】 同パネルの電極配列図

【図 10】 同パネルの駆動方法の駆動波形図

【図 11】 同パネルの駆動方法の他の駆動波形図

【図 12】 実施の形態 1 あるいは実施の形態 2 に用いられるパネルの駆動方法を用いた駆動装置の回路ブロックの一例を示す図

【符号の説明】

- 1 前面基板
- 2 背面基板
- 4 誘電体層
- 5 保護層
- 6 走査電極
- 6 a, 7 a 透明電極
- 6 b, 7 b 金属母線
- 6 b' 突出部分
- 7 維持電極
- 8 光吸収層
- 9 データ電極
- 10 隔壁
- 10 a 縦壁部
- 10 b 横壁部
- 11 放電セル
- 12 蛍光体層
- 13 隙間部
- 13 a プライミング空間
- 14 プライミング電極
- 100 駆動装置
- 101 画像信号処理回路

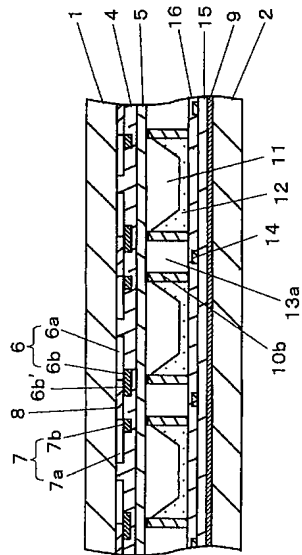
30

40

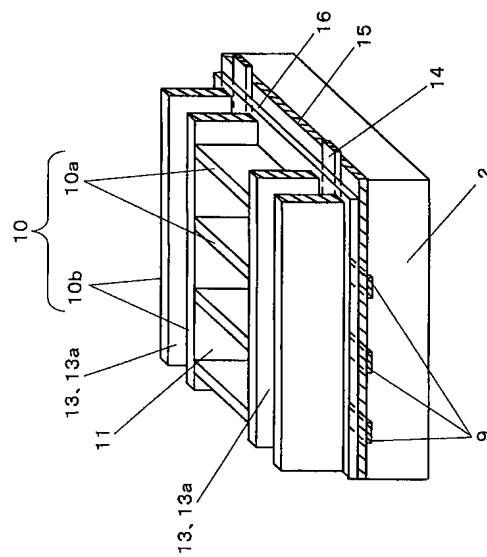
50

- 102 データ電極駆動回路
- 103 タイミング制御回路
- 104 走査電極駆動回路
- 105 維持電極駆動回路
- 106 プライミング電極駆動回路

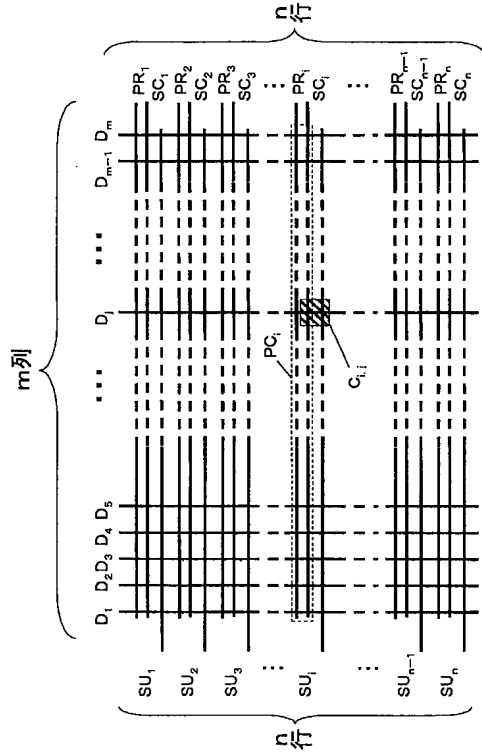
【図1】



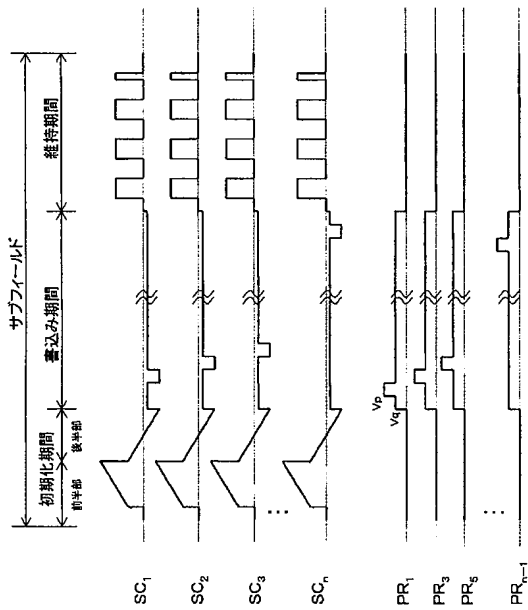
【図2】



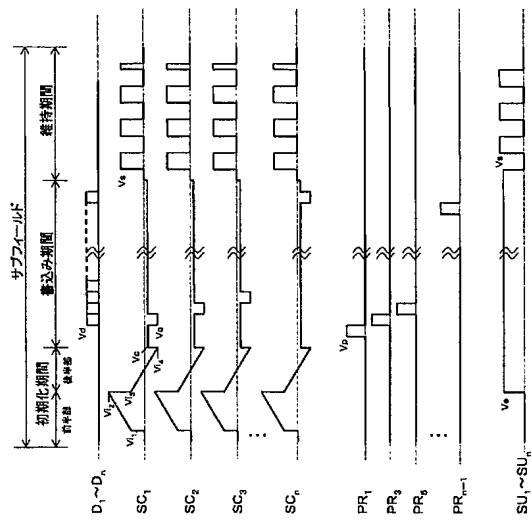
【図 3】



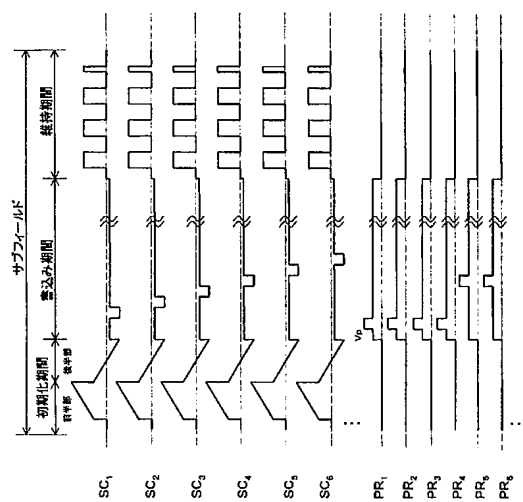
【図 5】



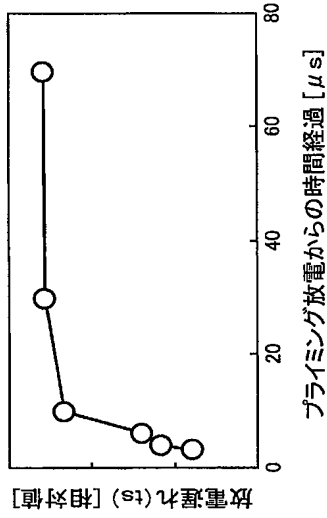
【図 4】



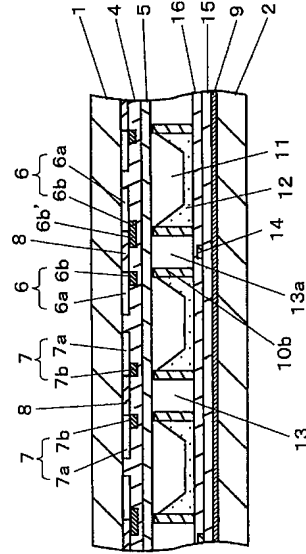
【図 6】



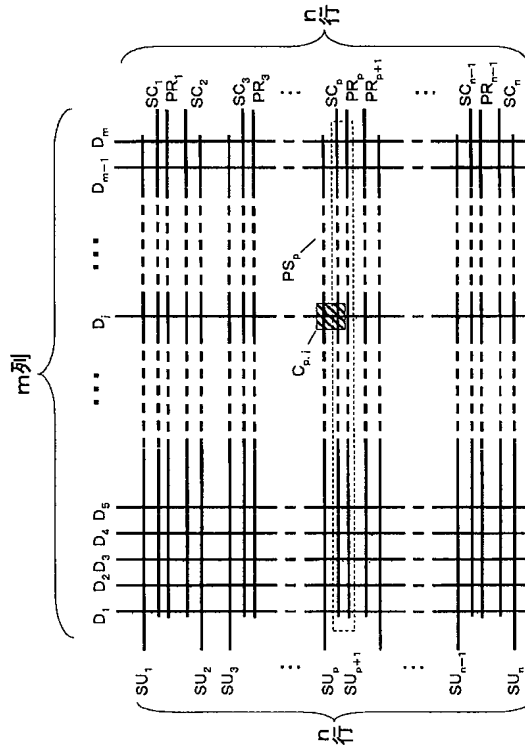
【図 7】



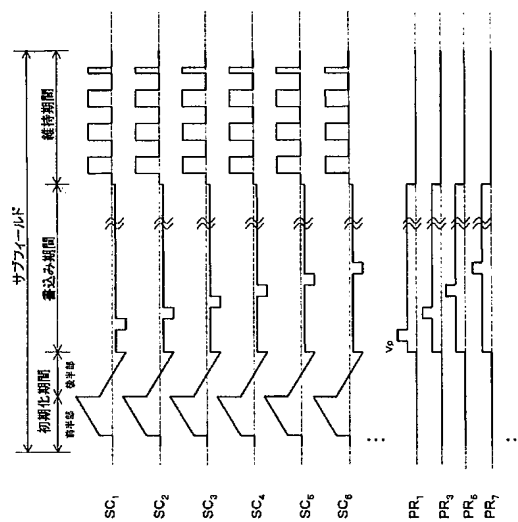
【図 8】



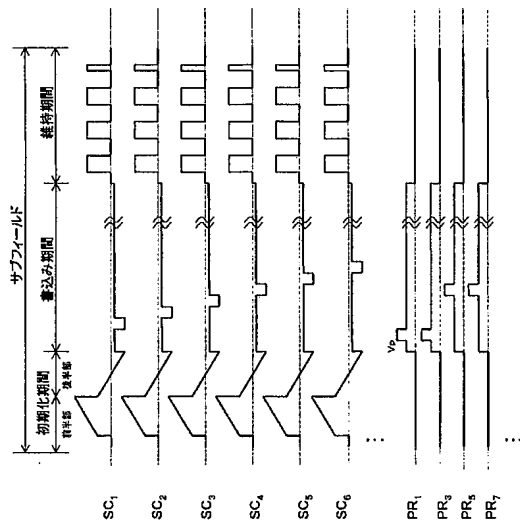
【図 9】



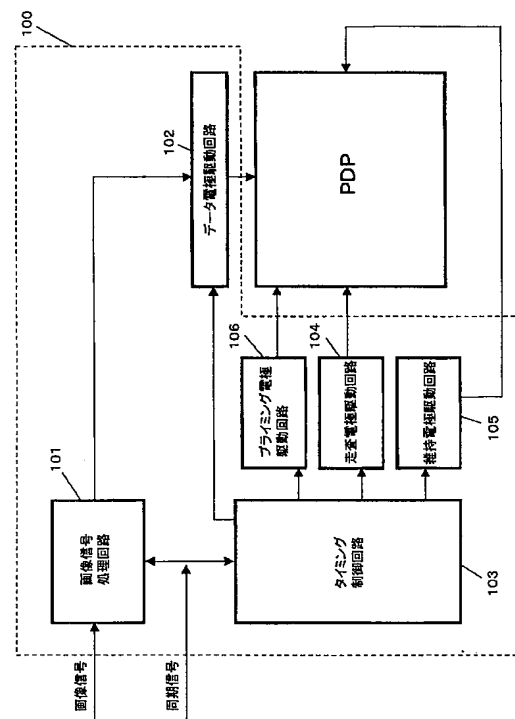
【図 10】



【図 1 1】



【図 1 2】



フロントページの続き

(51)Int.Cl.⁷

F I

テーマコード (参考)

H 0 1 J 11/02 B

G 0 9 G 3/28 B

G 0 9 G 3/28 E

(72)発明者 長尾 宣明

大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

(72)発明者 村井 隆一

大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

Fターム(参考) 5C040 GB16 MA17

5C080 AA05 BB05 DD09 EE29 FF12 HH02 HH04 HH06 JJ02 JJ04

JJ05 JJ06